

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-120900

(P2017-120900A)

(43) 公開日 平成29年7月6日(2017.7.6)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/14 (2006.01)	HO 1 L 27/14 D	4 C 1 6 1
A 6 1 B 1/04 (2006.01)	A 6 1 B 1/04 3 7 0	4 M 1 1 8
HO 1 L 21/301 (2006.01)	HO 1 L 21/78 L	5 F 0 6 3

審査請求 未請求 請求項の数 10 O L (全 16 頁)

(21) 出願番号	特願2016-248828 (P2016-248828)	(71) 出願人	000000376 オリンパス株式会社 東京都八王子市石川町2951番地
(22) 出願日	平成28年12月22日 (2016.12.22)	(74) 代理人	100076233 弁理士 伊藤 進
(31) 優先権主張番号	PCT/JP2015/086561	(74) 代理人	100101661 弁理士 長谷川 靖
(32) 優先日	平成27年12月28日 (2015.12.28)	(74) 代理人	100135932 弁理士 篠浦 治
(33) 優先権主張国	世界知的所有権機関 (WO)	(72) 発明者	乾 智史 東京都八王子市石川町2951番地 オリンパス株式会社内
		Fターム(参考)	4C161 CC06 JJ06 LL01 PP01 4M118 BA10 BA14 CA01 CA32 FA06 GD04 HA05 HA30 5F063 AA05 BA13 BA34 CA01 CA04

(54) 【発明の名称】 半導体チップ、撮像デバイス、および内視鏡

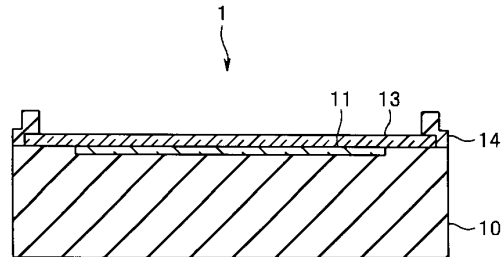
(57) 【要約】

【課題】 チッピングの防止と切削屑等による不良率の低減を同時に達成した半導体チップ 1 を提供する。

【解決手段】

半導体チップ 1 は、素子部 1 1 が形成された半導体基板 1 0 と、前記半導体基板 1 0 の前記素子部の形成面に積層された絶縁層 1 3 と、を具備し、前記素子部 1 1 の周囲にスクライブライン S の残部があり、前記スクライブライン S の残部上に設けられ、底面部 1 4 a と壁部 1 4 b とを有し、前記スクライブライン S と垂直な断面が L 字状をなす、絶縁性の飛散防止部材 1 4 を、更に具備する。

【選択図】 図 3



【特許請求の範囲】

【請求項 1】

素子部が形成された半導体基板と、
前記半導体基板の前記素子部の形成面に積層された絶縁層と、を具備し、
前記素子部の周囲にスクライブラインの残部があり、
前記スクライブラインの残部上に設けられ、底面部と壁部とを有し、前記スクライブラインと垂直な断面が L 字状をなす、絶縁性の飛散防止部材を、更に具備することを特徴とする半導体チップ。

【請求項 2】

請求項 1 に記載の前記半導体チップと直方体の透明部材と、を具備し、
前記半導体基板が、前記素子部が受光部であり、前記受光部と接続されている接続電極を前記形成面である受光面に有する撮像素子であり、
前記絶縁層が、前記受光部を覆い前記接続電極を覆っていない透明絶縁層であり、
前記透明部材が、前記受光部を覆い前記接続電極を覆っておらず、
前記透明部材は、3 側面が前記飛散防止部材の前記壁部の 3 つの内側面と、それぞれ当接し、底面が前記透明絶縁層と当接していることを特徴とする撮像デバイス。

10

【請求項 3】

受光部と、前記受光部と接続されている接続電極と、を受光面に有する撮像素子と、
前記受光部を覆い前記接続電極を覆っていない直方体の透明部材と、
前記透明部材の側面および底面が当接している、フォトレジストパターンからなる壁部を含む位置決め部材と、を具備することを特徴とする撮像デバイス。

20

【請求項 4】

前記位置決め部材が、前記受光部を覆い前記接続電極を覆っていない透明絶縁層、および、前記透明絶縁層の上に配設された前記壁部と、を含み、
前記透明部材の側面が、前記壁部の内側面と当接し、前記透明部材の底面が前記透明絶縁層の上面と当接していることを特徴とする請求項 3 に記載の撮像デバイス。

【請求項 5】

前記壁部が、矩形の前記受光部の周囲を囲む額縁状であることを特徴とする請求項 4 に記載の撮像デバイス。

【請求項 6】

前記壁部が、平面視 L 字形の複数の凸部を有し、前記複数の凸部が、矩形の前記受光部の 4 つの角のうち少なくとも対向している 2 つの角の周囲にそれぞれ配設されていることを特徴とする請求項 4 に記載の撮像デバイス。

30

【請求項 7】

前記位置決め部材が、第 1 のフォトレジストパターンである第 1 の壁部と、前記第 1 の壁部の上面に配設された第 2 のフォトレジストパターンである第 2 の壁部とを含み、
前記透明部材の側面が、前記第 2 の壁部の内側面と当接し、前記透明部材の底面が前記第 1 の壁部の前記上面と当接していることを特徴とする請求項 3 に記載の撮像デバイス。

【請求項 8】

前記位置決め部材の前記第 1 の壁部が、平面視 L 字形の複数の第 1 の凸部を有し、前記第 2 の壁部が平面視 L 字形の複数の第 2 の凸部を有し、前記複数の第 1 の凸部および前記複数の第 2 の凸部が、矩形の前記受光部の 4 つの角のうち少なくとも対向している 2 つの角の周囲にそれぞれ配設されていることを特徴とする請求項 7 に記載の撮像デバイス。

40

【請求項 9】

前記位置決め部材の前記第 1 の壁部および前記第 2 の壁部が、矩形の前記受光部の周囲を囲む額縁状であることを特徴とする請求項 7 に記載の撮像デバイス。

【請求項 10】

請求項 2 から請求項 9 のいずれか 1 項に記載の撮像デバイスを有することを特徴とする内視鏡。

【発明の詳細な説明】

50

【技術分野】

【0001】

本発明は、半導体チップ、透明部材が受光部を覆っている撮像素子を具備する撮像デバイス、および前記撮像デバイスを有する内視鏡に関する。

【背景技術】

【0002】

半導体ウエハに複数の素子部を形成し、スクライブラインに沿ってダイシングブレードを用いて切断して、それぞれが素子部を有する撮像素子等の半導体チップを製造することが行われている。近年、素子部および半導体チップの小型化に伴い、ダイシングの際、半導体チップのチップング、および、素子部への切削屑やチップング片の付着による欠陥が発生することがある。

10

【0003】

チップングを防止する方法として、例えば、特開平7-22353号公報には、スクライブラインに沿って、凹状溝を形成した後、溝の内部に半導体と合金化する金属からなる金属ラインを形成する方法が開示されている。

【0004】

一方、ウエハの切削屑による欠陥発生を防止する方法として、例えば、特開2003-115466号公報には、素子部とチップ端辺との間のチップ表面に、壁部および/または凹部を備えた半導体チップが提案されている。

【0005】

上述の2つの特許公報に開示の方法は、それぞれチップングまたは切削屑による不良率を低減できるものの、チップングの防止と切削屑による不良率の低減とを同時に達成するものではない。

20

【0006】

一方、特開2008-118568号公報に開示されているように、半導体チップが撮像素子の場合には、切断後にも素子部である受光部を保護するために受光部を覆うカバーガラスが配設され、撮像デバイスとして用いられる。カバーガラスは、受光部の周囲に配設されている接続電極を覆わないように配置される。

【0007】

しかし、撮像素子が超小型の場合、カバーガラスを、受光部を覆い接続電極を覆わないように正確に面内方向(XY方向)の行うことは容易ではない。位置決め精度の許容範囲を広くするために、撮像素子よりも平面視寸法が大きいカバーガラスを接着すると、撮像デバイスの平面視寸法が大きくなってしまう。

30

【0008】

さらに、カバーガラスは、その底面と受光面との距離、すなわち、直交方法(Z方向)の位置決めも、光学特性を担保するためには、重要である。すなわち、カバーガラスは、受光部に対して3軸(XYZ)方向を位置決めする必要がある。

【0009】

特に、内視鏡の挿入部の先端部に配設される撮像デバイスでは、低侵襲化のため、撮像素子は、例えば平面視寸法が1mm角と超小型である。このため、内視鏡用の撮像デバイスでは、カバーガラスの位置決めは特に容易ではない。

40

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開平7-22353号公報

【特許文献2】特開2003-115466号公報

【特許文献3】特開2008-118568号公報

【発明の概要】

【発明が解決しようとする課題】

【0011】

50

本実施形態は小型化された半導体チップにおいても、チップングの防止と切削屑等による不良率の低減を同時に達成しうる半導体ウエハ、半導体チップ、および半導体チップの製造方法を提供することを目的とする。

【0012】

別の実施形態は、信頼性の高い撮像チップ、信頼性が高く製造が容易な撮像デバイスおよび信頼性が高く製造が容易な内視鏡を提供することを目的とする。

【課題を解決するための手段】

【0013】

実施形態の撮像チップは、素子部が形成された半導体基板と、前記半導体基板の前記素子部の形成面に積層された絶縁層と、を具備し、前記素子部の周囲にスクライブラインの残部があり、前記スクライブラインの残部上に設けられ、底面部と壁部とを有し、前記スクライブラインと垂直な断面がL字状をなす、絶縁性の飛散防止部材を、更に具備する。

10

【0014】

別の実施形態の撮像デバイスは、受光部と、前記受光部と接続されている接続電極と、を受光面に有する撮像素子と、前記受光部を覆い前記接続電極を覆っていない直方体の透明部材と、前記透明部材の側面および底面が当接している、フォトリジストパターンを含む位置決め部材と、を具備する。

【0015】

さらに、別の実施形態の内視鏡は、受光部と、前記受光部と接続されている接続電極と、を受光面に有する撮像素子と、前記受光部を覆い前記接続電極を覆っていない直方体の透明部材と、前記透明部材の側面および底面が当接している、フォトリジストパターンを含む位置決め部材と、を具備する撮像デバイスを有する。

20

【発明の効果】

【0016】

本発明の実施形態によれば、信頼性の高い撮像チップ、信頼性が高く製造が容易な撮像デバイスおよび信頼性が高く製造が容易な内視鏡を提供できる。

【図面の簡単な説明】

【0017】

【図1】第1実施形態の半導体ウエハを説明する平面図である。

【図2】ダイシング前の第1実施形態の半導体ウエハの一部拡大平面図である。

30

【図3】ダイシングされた第1実施形態の半導体チップの断面図である。

【図4】第1実施形態の半導体ウエハのダイシングを説明する図である。

【図5】第1実施形態の半導体ウエハのダイシングを説明する図である。

【図6A】第1実施形態の飛散防止部材の形成を説明する図である。

【図6B】第1実施形態の飛散防止部材の形成を説明する図である。

【図6C】第1実施形態の飛散防止部材の形成を説明する図である。

【図6D】第1実施形態の飛散防止部材の形成を説明する図である。

【図6E】第1実施形態の飛散防止部材の形成を説明する図である。

【図6F】第1実施形態の飛散防止部材の形成を説明する図である。

【図7】第1実施形態の変形例1の半導体チップの端部の拡大断面図である。

40

【図8】第1実施形態の変形例2の半導体ウエハを説明する断面図である。

【図9A】第1実施形態の変形例3の半導体ウエハを説明する断面図である。

【図9B】第1実施形態の変形例3の半導体ウエハを説明する断面図である。

【図10】第2実施形態の撮像デバイスの斜視図である。

【図11】第2実施形態の撮像デバイスの図10のX I - X I線に沿った断面図である。

【図12】第2実施形態の変形例1の撮像デバイスの分解図である。

【図13】第2実施形態の変形例2の撮像デバイスの斜視図である。

【図14】第2実施形態の変形例3の撮像デバイスの斜視図である。

【図15】第2実施形態の変形例4の撮像デバイスの斜視図である。

【図16】第3実施形態の撮像デバイスの斜視図である。

50

【発明を実施するための形態】

【0018】

<第1実施形態>

最初に、半導体チップ1等について説明する。

【0019】

図1は、本実施形態の半導体ウエハ100を説明する平面図である。図2は、半導体ウエハ100の一部拡大平面図である。図3は、ダイシングされた半導体チップ1の断面図である。

【0020】

なお、図面の記載において、同一部分には同一の符号を付している。また、図面は、模式的なものであり、各部材の厚みと幅との関係、各部材の比率等は、現実と異なることに留意する必要がある。また、図面の相互間においても、互いの寸法や比率が異なる部分が含まれている。また、一部の構成要素の図示、または、符号の図示を省略することがある。また、同じ機能の複数の構成要素のそれぞれを言うときは符号の末尾1文字を省略することがある。

10

【0021】

図1および図2に示す様に、半導体ウエハ100は、それぞれが素子部11を有する複数の半導体チップ1が格子状に配置されており、各半導体チップ1の周囲には、所定の幅のスクライプラインSが形成されている。半導体ウエハ100をスクライプラインSに沿ってダイシングすることにより、素子部11を有する半導体チップ1に個片化される。スクライプラインSの中央領域は、半導体チップ1を個片化する際に失われる切削領域である。切削領域の幅は個片化に用いるダイシングブレード20の幅r2に相当し、スクライプラインSの幅r1は、ダイシングブレード20の幅r2より広く設定されている(図4参照。なお、図4では、スクライプラインSの幅を、後述する飛散防止部材14の底面部14aの幅r1と等しくしている)。したがって、個片化された半導体チップ1の周囲には、スクライプラインSの残部が存在する。

20

【0022】

図2および図3に示すように、半導体チップ1は、半導体基板10と、素子部11と、素子部11の一辺の近傍に形成された接続電極である電極パッド12と、素子部11を覆うように形成される絶縁層13と、半導体チップ1の外周上に形成される飛散防止部材14と、を備える。

30

【0023】

なお、後述するように、半導体チップ1が撮像素子チップの場合には、素子部11は、イメージセンサ(受光部)である。そして、この場合には、絶縁層13は受光部を保護するための透明絶縁層または複数の微小レンズを含むマイクロレンズ層等である。

【0024】

本実施形態では、複数の電極パッド12が、素子形成面の素子部11の一辺の近傍に配設されている。しかし、これに限定されるものではなく、矩形の素子部11の対向する二辺の近傍に電極パッド12が配設されていてもよく、素子部11の一辺の近傍に電極パッド12が配設され、電極パッド12が配設されている側と対向する側に周辺回路が形成されていてもよい。ここで、素子部11がイメージセンサの場合、周辺回路は例えば走査回路や信号処理回路を示している。

40

【0025】

飛散防止部材14は、絶縁性の材料からなり、スクライプラインS上および絶縁層13の端部上に設けられている。飛散防止部材14は、半導体基板10面のスクライプラインS上に配設される底面部14aと、絶縁層13の端部上に配設される壁部14bと、を有する。飛散防止部材14は、スクライプラインSと垂直な断面が、半導体ウエハ100では凹状であるが、個片化された半導体チップ1では略L字状である。

【0026】

飛散防止部材14は、ダイシングの容易性、半導体基板10のチップング防止、および

50

切削屑を低減する観点から、半導体基板 10 と材料定数が類似していることが好ましい。飛散防止部材 14 の材料としては、感光性樹脂、例えば、ポリイミド樹脂等を使用することができる。

【0027】

図 4 および図 5 は、半導体ウエハ 100 のダイシングを説明する図である。図 4 および図 5 は、図 2 の A - A 線で示す断面図である。図 4 および図 5 に示すように、半導体ウエハ 100 は、飛散防止部材 14 の上からスクライプライン S に沿ってダイシングブレード 20 によりダイシングされる。スクライプライン S として設定された領域内の半導体基板 10 を、飛散防止部材 14 を介してダイシングすることにより、半導体基板 10 のチップングを防止し、切削屑の発生を低減することができる。ダイシングブレード 20 が飛散防止部材 14 をダイシングする際、飛散防止部材 14 にクラックが発生する場合がある。しかし、クラックは飛散防止部材 14 内に留まるため、クラックによる素子部 11 への影響を抑制できる。なお、図 4 ではスクライプライン内に絶縁層 13 が存在しない（スクライプライン S の両端で絶縁層 13 が途切れている）が、スクライプライン内にも絶縁層 13 が存在していても良い。

10

【0028】

また、本実施形態の飛散防止部材 14 は壁部 14 b を有するので、ダイシングの際に発生する切削屑や、切削屑の飛散防止および半導体基板 10 の冷却のために供給される切削水の素子部 11 への飛散を効果的に防止することができる。

【0029】

飛散防止部材 14 の底面部 14 a の幅 r_1 は、ダイシングブレード 20 と壁部 14 b との干渉を防止するために、ダイシングにより失われる切削領域の幅、すなわち、ダイシングブレード 20 の幅 r_2 より大きい。幅 r_1 は、幅 r_2 よりも、 $5 \mu\text{m}$ 以上大きいことが好ましい。

20

【0030】

飛散防止部材 14 底面部 14 a の厚さ h_1 は、 $2 \mu\text{m}$ 以上 $5 \mu\text{m}$ 以下が好ましい。厚さ h_1 を $2 \mu\text{m}$ 以上とすることで、半導体基板 10 のチップングを防止できる。また、厚さ h_1 を $5 \mu\text{m}$ 以下とすることで、壁部 14 b の絶縁層 13 からの高さを抑制し、ダイシングも容易となる。

【0031】

壁部 14 b の底面部 14 a からの高さ h_2 は、 $5 \mu\text{m}$ 以上 $30 \mu\text{m}$ 以下が好ましい。高さ h_2 を $5 \mu\text{m}$ 以上とすることで、切削屑や切削水の飛散を効果的に防止することができる。高さ h_2 を $30 \mu\text{m}$ 以下とすることで、電極パッド 12 へのリードの接続が容易となる。

30

【0032】

次に、図 6 A ~ 図 6 F を参照して、飛散防止部材 14 の配設方法について説明する。

【0033】

素子部 11 を覆うように絶縁層 13 が配設された半導体ウエハ 100 に（図 6 A 参照）、飛散防止部材 14 の材料である感光性樹脂材料 141 をスピンコート等で塗布する（図 6 B 参照）。

40

【0034】

マスク 30 を介して感光性樹脂材料（フォトレジスト）141 を UV 露光する（図 6 C 参照）。そして、現像して感光性樹脂材料 141 を、底面部 14 a を有しない飛散防止部材 14 の形状にパターンニングする（図 6 D 参照）。

【0035】

その後、底面部 14 a の形状をパターンニングするマスク 31 により、再度、感光性樹脂材料 141 を露光する（図 6 E 参照）。そして、現像し、さらに、感光性樹脂材料 141 を加熱硬化して、飛散防止部材 14（図 6 F 参照）とする。

【0036】

半導体ウエハ 100 は、スクライプライン S 上に、断面が凹状の絶縁性の飛散防止部材

50

14を備える。このため、ダイシング時に発生する切削屑や、切削水の飛散を防止できるため、切削屑等の素子部11への付着による半導体チップ1の欠陥を低減できる。

【0037】

また、飛散防止部材14を介して半導体ウエハ100をダイシングするため、半導体基板10へのクラックの発生を防止できる。さらに、飛散防止部材14を、スクライプラインS上、および絶縁層13の端部上に設けているため、スクライプラインSに要する面積を低減でき、半導体チップ1の収率を向上することができる。

【0038】

すなわち、本実施形態の半導体チップ1は、素子部11が形成された半導体基板10と、前記半導体基板10の前記素子部11の形成面に積層された絶縁層13と、を具備する撮像チップであり、前記素子部11の周囲に、ダイシングにより前記素子部11を個片化する際のスクライプラインの残部があり、前記スクライプラインの残部上、および前記絶縁層13の端部上に設けられ、前記スクライプラインと垂直な断面の上面がL字状をなす、絶縁性の飛散防止部材14と、を更に具備する。

10

【0039】

なお、本実施形態では、素子部11がイメージセンサ(受光部)で、素子部11を保護する絶縁層13を有する半導体チップについて説明したが、これに限定されるものではなく、絶縁層13を有しない半導体チップ1、例えば、MEMS(Micro Electro Mechanical Systems)チップ等にも適用可能である。

【0040】

20

<第1実施形態の変形例>

第1実施形態の変形例は、第1実施形態と類似し、同じ効果を有しているので、同じ構成要素には同じ符号を付し説明は省略する。

【0041】

<変形例1>

図7は、変形例1の半導体チップの端部の拡大断面図である。

【0042】

変形例1において、飛散防止部材14Aの壁部14bの底面部14a側の側面f1は、絶縁層13とスクライプラインSとの境界f2よりも素子部11側に位置する。これにより、スクライプラインSの幅をさらに狭くでき、半導体チップの収率を向上することができる。

30

【0043】

<変形例2>

図8は、第1実施形態の変形例2の半導体ウエハを説明する断面図である。さらに、飛散防止部材の壁部の底面部側の側面は、テーパ状をなすものであってもよい。

【0044】

変形例2において、飛散防止部材14Bの壁部14bの底面部14a側の側面f1は、テーパ状をなし、飛散防止部材14Bの内部は逆台形形状となっている。側面f1をテーパ状とすることにより、飛散防止部材14Bの外部から内部への切削水の供給が容易となり、また、ダイシングブレードとの干渉も低減することができる。

40

【0045】

<変形例3>

電極パッドの近傍の飛散防止部材の壁部は、隣接する素子部側の壁部より低く形成してもよい。図9Aは、第1実施形態の変形例3の半導体ウエハを説明する断面図である。なお、図9Aは、図2でB-B線で示す位置における断面図である。

【0046】

変形例3において、電極パッド12の近傍の飛散防止部材14Cの壁部14b-2の底面部14aからの高さh2は、隣接する素子部11-1側の壁部14b-1の底面部14aからの高さh3より低い。素子部11-1および素子部11-2への切削屑等の飛散を防止するためには、壁部14bの高さをある程度高くすることが必要である。

50

【0047】

しかし、高すぎると、電極パッド12へのリードの接続が困難となる。電極パッド12の近傍の壁部14b-2の高さも、切削屑等の飛散防止の観点では高い方が好ましいが、壁部14b-2と素子部11-2の間には電極パッド12が存在し、隣接する素子部11-1と壁部14b-1との間の距離より長いため、壁部14b-2の高さh2を壁部14b-1の高さh3より低くしても、切削屑等の飛散による影響を小さくできる。

【0048】

なお、図9Bに示すように、飛散防止部材14Cが、絶縁層13の端部上には設けられていなくともよい。

【0049】

以上の説明のように第1実施形態または第1実施形態の変形例によれば、半導体チップにおいても、チップングの防止と切削屑等による不良率の低減を同時に達成しうる半導体ウエハ、半導体チップ、および半導体チップの製造方法を提供できる。

【0050】

すなわち、本実施形態は、以下の(1)~(6)の通りである。

(1) 片面に複数の素子部が格子状に形成された半導体ウエハであって、前記素子部が形成された半導体基板と、前記半導体基板の前記素子部の形成面に積層されてなる絶縁層と、前記素子部の周囲に設けられ、ダイシングにより前記素子部を個片化する際の切削領域であるスクライプラインと、前記スクライプライン上、および前記絶縁層の端部上に設けられ、前記スクライプラインと垂直な断面が凹状をなす、絶縁性の飛散防止部材と、を備えることを特徴とする半導体ウエハ。

【0051】

(2) 前記飛散防止部材は、前記スクライプライン上に直接形成される底面部と、前記絶縁層の端部上に前記底面部と一体に形成される壁部とを有し、前記壁部の前記底面部側の側面がテーパ状をなすことを特徴とする上記(1)に記載の半導体ウエハ。

【0052】

(3) 前記壁部の前記底面部側の側面は、前記絶縁層と前記スクライプラインとの境界よりも前記素子部側に位置することを特徴とする上記(2)に記載の半導体ウエハ。

【0053】

(4) 前記絶縁層の前記素子部の一辺の近傍には電極パッドが形成され、前記電極パッドの近傍の前記飛散防止部材の壁部は、隣接する前記素子部側の壁部より低いことを特徴とする上記(2)または(3)に記載の半導体ウエハ。

【0054】

(5) 素子部が形成された半導体基板と、前記半導体基板の前記素子部の形成面に積層されてなる絶縁層と、前記素子部の周囲に設けられ、ダイシングにより前記素子部を個片化する際の切削領域であるスクライプラインの残部と、前記スクライプラインの残部上、および前記絶縁層の端部上に設けられ、前記スクライプラインと垂直な断面がL字状をなす、絶縁性の飛散防止部材と、を備えることを特徴とする半導体チップ。

【0055】

(6) 複数の素子部を有する半導体基板上に前記素子部を保護する絶縁層が積層された半導体ウエハをダイシングする半導体チップの製造方法であって、前記素子部の周囲のスクライプライン上、および前記絶縁層の端部上に設けられ、前記スクライプラインと垂直な断面が凹状をなす、絶縁性の飛散防止部材を形成する飛散防止部材形成工程と、ダイシングブレードにより、前記飛散防止部材上から前記半導体基板をダイシングして、前記半導体チップを個片化する個片化工程と、を含むことを特徴とする半導体チップの製造方法。

【0056】

本実施形態によれば、チップングや切削屑等が素子部に付着することによる欠陥を防止できるため、不良率が低減された半導体チップを提供することができる。

【0057】

10

20

30

40

50

< 第 2 実施形態 >

本実施形態の撮像デバイス 2 A は、第 1 実施形態の半導体チップ 1 等と類似の構成を含んでおり、同じ効果を有しているため、同じ構成要素には同じ符号を付し説明は省略する。

【 0 0 5 8 】

図 1 0 および図 1 1 に示すように、撮像デバイス 2 A は、撮像素子 1 0 A と、透明絶縁層 1 3 A と、フォトレジストパターンである飛散防止部材 1 4 A と、透明部材であるカバーガラス 4 0 と、を具備する。すなわち、半導体チップ 1 等と比較すると、撮像素子 1 0 A は半導体基板 1 0、透明絶縁層 1 3 A は絶縁層 1 3 にそれぞれ相当する。そして、第 1 実施形態の変形例 1 と同じように、飛散防止部材 1 4 A は、底面部 1 4 a と壁部 1 4 b とを有する。なお、撮像デバイス 2 A では、飛散防止部材 1 4 A を位置決め部材 1 4 ともいう。

10

【 0 0 5 9 】

撮像素子 1 0 A は、入射光を受光する素子形成面である受光面 1 0 S A と、受光面 1 0 S A と対向する裏面 1 0 S B と、を有する直方体の半導体素子である。撮像デバイス 2 A は、半導体チップ 1 と同じように、複数の撮像素子 1 0 A を含む半導体ウエハ（撮像ウエハ）をスクライブライン S に沿って切断することで作製される。

【 0 0 6 0 】

すなわち、シリコン等の半導体からなるウエハに公知の半導体製造技術を用いて、複数の撮像素子 1 0 A を含む撮像ウエハが形成される。それぞれの撮像素子 1 0 A は、C M O S (Complementary Metal Oxide Semiconductor) イメージセンサ、又は、C C D (Charge Coupled Device) からなる受光部 1 1 A と、受光部 1 1 A と接続された複数の接続電極 1 2 を有する。撮像素子 1 0 A は、例えば、光軸 O に直交する投影面に投影された寸法、すなわち、平面視寸法が、1 mm × 1 mm と超小型である。

20

【 0 0 6 1 】

透明絶縁層 1 3 A は、受光部 1 1 A を覆い接続電極 1 2 を覆っていない透明材料からなる。すなわち、接続電極 1 2 の上部の透明絶縁層 1 3 A には、開口 H 1 2 がある。透明材料は、酸化シリコン、窒化シリコン、ポリカーボネート樹脂、シリコン樹脂、またはエポキシ樹脂等である。

【 0 0 6 2 】

フォトレジストからなる飛散防止部材 1 4 は、受光面 1 0 S A の外周に沿って配設されている。すでに説明したように、飛散防止部材 1 4 は、フォトレジストの塗布、フォトマスクを介しての露光、現像、および硬化により作製される。フォトレジストパターンである飛散防止部材は、精度、すなわち、寸法精度および位置精度が、極めて高い。

30

【 0 0 6 3 】

額縁状の飛散防止部材 1 4 の矩形の受光部 1 1 A の周囲を囲む壁部 1 4 b は、4 つの内側面 1 4 S A 1 ~ 1 4 S A 4 と、4 つの外側面 1 4 S B 1 ~ 1 4 S B 4 とを有する。内側面 1 4 S A 1 は、内側面 1 4 S A 2、1 4 S A 3 と直交している。外側面 1 4 S B は、受光面 1 0 S A の外周よりも内側にある。撮像素子 1 0 A の側面、すなわち、壁部 1 4 b の最外側面と受光面 1 0 S A の外周との間には、スクライブラインの残部である底面部 1 4 a がある。

40

【 0 0 6 4 】

直方体のカバーガラス 4 0 は、上面 4 0 S A と、底面 4 0 S B と、4 側面 4 0 S 1、4 0 S 2、4 0 S 3、4 0 S 4 と、を有する。なお、透明部材は、透明樹脂等から構成されていてもよいし、レンズ等の光学部材を含んでいてもよい。

【 0 0 6 5 】

そして、撮像デバイス 2 A においては、カバーガラス 4 0 の 3 つの側面 4 0 S 1、4 0 S 2、4 0 S 3 が、それぞれ壁部 1 4 b の内側面 1 4 S A 1、1 4 S A 2、1 4 S A 3 と当接し、カバーガラス 4 0 の底面 4 0 S B が透明絶縁層 1 3 A の上面 1 3 S A と当接している。

50

【 0 0 6 6 】

なお、当接面、例えば底面 4 0 S B と上面 1 3 S A との当接面には、透明樹脂からなる接着層が隙間無く挿入されていてもよい。接着層は、例えば、エポキシ系、アクリル系又はシリコン系の、紫外線硬化樹脂又は熱硬化樹脂を用いることができる。また、カバーガラス 4 0 の 3 つの側面 4 0 S 1 ~ 4 0 S 3 が樹脂接着剤により、壁部 1 4 b と接着されていてもよい。

【 0 0 6 7 】

カバーガラス 4 0 は、その 3 側面が、精度の高いフォトレジストパターンである壁部 1 4 b の 3 つの側面（内側面）と当接することで、面内方向（X Y 方向）が位置決めされている。また、カバーガラス 4 0 は、底面 4 0 S B が透明絶縁層 1 3 A と当接することで、光軸方向（Z 方向）が位置決めされている。なお、透明絶縁層 1 3 A の厚さの精度は十分に高い。

10

【 0 0 6 8 】

すなわち、撮像デバイス 2 A では、カバーガラス 4 0 と撮像素子 1 0 A との位置決めを行うための位置決め部材 1 6 A は、フォトレジストパターンである壁部 1 4 b と透明絶縁層 1 3 A とを含む。

【 0 0 6 9 】

以上の説明のように、撮像デバイス 2 A は、透明部材である直方体のカバーガラス 4 0 と、透明絶縁層 1 3 A と、飛散防止部材でもある位置決め部材 1 4 とを具備する。位置決め部材 1 4 が透明絶縁層 1 3 A の上に配設された、額縁状の壁部 1 4 b を含み、カバーガラス 4 0 の 3 側面 4 0 S 1、4 0 S 2、4 0 S 3 が、精度の高い壁部 1 4 b の 3 つの内側面 1 4 S A 1、1 4 S A 2、1 4 S A 3 と、それぞれ当接し、カバーガラス 4 0 の底面 4 0 S B が精度の高い透明絶縁層 1 3 A の上面 1 3 S A と当接している。

20

【 0 0 7 0 】

位置決め部材 1 4 の壁部 1 4 b は飛散防止部材の一部であるため、撮像デバイス 2 A は、ウエハのダイシング加工時に、チッピングまたは切削屑による不良発生、および、チッピングの防止と切削屑による不良発生を同時に達成できる。

【 0 0 7 1 】

撮像デバイス 2 A は、カバーガラス 4 0 を 3 軸方向に容易に精度良く配設できるため、製造が容易である。さらに、撮像デバイス 2 A は、ウエハのダイシング加工時に発生する不良を防止できるため、歩留まりが高く、かつ、信頼性が高い。

30

【 0 0 7 2 】

なお、壁部 1 4 b の構成が、第 1 実施形態または第 1 実施形態の変形例の壁部 1 4 b と同じ構成であれば、その変形例と同じ効果を有することは言うまでも無い。

【 0 0 7 3 】

例えば、第 1 実施形態の変形例 2（図 8 参照）の飛散防止部材 1 4 B と類似の方法を用いて、位置決め部材の壁部の内周側面を傾斜面とし、カバーガラス 4 0 の底面が壁部の傾斜面と当接することで、カバーガラス 4 0 を 3 軸方向に位置決めしてもよい。

【 0 0 7 4 】

また、第 1 実施形態の変形例 3（図 9 A、図 9 B 参照）のように、電極パッド 1 2 の近傍の壁部（1 4 b - 1）の高さを、隣接する受光部側の壁部（1 4 b - 2）の底面部 1 4 a からの高さより低くしてもよい。

40

【 0 0 7 5 】

< 第 2 実施形態の変形例 >

次に、第 2 実施形態の変形例の撮像デバイス 2 B ~ 2 E について説明する。変形例の撮像デバイス 2 B ~ 2 E は、撮像デバイス 2 A と類似し、同じ効果を有しているので同じ構成要素には同じ符号を付し説明は省略する。

【 0 0 7 6 】

< 第 2 実施形態の変形例 1 >

図 1 2 に示すように、本変形例の撮像デバイス 2 B は、撮像素子 1 0 A と、酸化シリコ

50

ン等からなる透明絶縁層 13 B と、額縁状の壁部 15 B と、直方体の透明部材であるカバーガラス 40 と、を具備する。

【0077】

撮像デバイス 2 A の透明絶縁層 13 A と異なり、透明絶縁層 13 B は、撮像素子 10 A の受光面 10 S A の全面を、接続電極 12 の上を除いて覆っている。例えば、ウエハ状態で、酸化シリコン膜が、CVD法により全面に成膜された後に、接続電極 12 を覆っている領域の酸化シリコン膜をエッチングにより除去することで、開口 H 12 のある透明絶縁層 13 B が配設される。

【0078】

また、撮像デバイス 2 A の壁部 14 b と異なり、額縁状の凸部である壁部 15 B は、受光部 11 A の外周に沿って、透明絶縁層 13 B の上に配設されている。すなわち、壁部 15 B は接続電極 12 (開口 H 12) を囲んでいない。

10

【0079】

撮像デバイス 2 B では、位置決め部材 16 B は、透明絶縁層 13 B と壁部 15 B とを含む。すなわち、カバーガラス 40 は、4つの外周面 40 S 1 ~ 40 S 4 が、壁部 15 B の4つの内側面 15 S A 1 ~ 15 S A 4 と、それぞれ当接している。また、カバーガラス 40 は底面 40 S B が、透明絶縁層 13 B の上面 13 S A と当接している。

【0080】

撮像デバイス 2 B は、撮像デバイス 2 A の効果を有し、さらに、フォトリソパターンである壁部 15 B は、1回のフォトリソグラフィ工程(塗布/露光/現像)で配設できるため、製造が容易である。さらに、撮像デバイス 2 B は、カバーガラス 40 は、4つの外周面 40 S 1 ~ 40 S 4 が、壁部 15 B の4つの内側面 15 S A 1 ~ 15 S A 4 と当接することで、面内方向が一義的に位置決めされるため、製造がより容易である。

20

【0081】

<第2実施形態の変形例2>

図13に示すように、本変形例の撮像デバイス 2 C では、位置決め部材 16 C は、壁部 15 C と透明絶縁層 13 B とを含む。そして、壁部 15 C は、4つの凸部 15 C 1 ~ 15 C 4 を有する。4つの凸部 15 C 1 ~ 15 C 4 は、矩形の受光部 11 A の4つの角の周囲にそれぞれ配設されている。

【0082】

フォトリソパターンである凸部 15 C 1 ~ 15 C 4 は、光軸に直交する投影面に投影された形状がL字形、すなわち平面視L字形であり、直交する2辺が、それぞれ受光部 11 A の辺に平行に配置されている。

30

【0083】

カバーガラス 40 の4側面 40 S S は、壁部 15 C の内側面 15 C S S と、当接している。また、カバーガラス 40 の底面 40 S B は、透明絶縁層 13 B の上面 13 S A と当接している。

【0084】

なお、平面視L字形の凸部 15 C 1 等は、矩形の受光部 11 A の4つの角のうちの少なくとも対向している2つの角の周囲にそれぞれ配設されていれば、カバーガラス 40 の面内方向の位置決めができる。

40

【0085】

<第2実施形態の変形例3>

図14に示すように、本変形例の撮像デバイス 2 D では、位置決め部材 16 D は、受光部 11 A の4つの角の周囲に、それぞれ配設されている4つの凸部 15 D 1 ~ 15 D 4 により構成されている。一方、透明絶縁層 13 B は、位置決め部材 16 D には含まれない。

【0086】

凸部 15 D 1 ~ 15 D 4 は、それぞれが、透明絶縁層 13 B の上面 13 S A に配設されたフォトリソパターンである第1の凸部 15 D A 1 ~ 15 D A 4 と、第1の凸部 15 D A 1 ~ 15 D A 4 の上面に配設されたフォトリソパターンである第2の凸部 15 D

50

B 1 ~ 1 5 D B 4 とからなる。第 1 の凸部 1 5 D A および第 2 の凸部 1 5 D B は、平面視 L 字形である。

【 0 0 8 7 】

カバーガラス 4 0 の 4 側面 4 0 S S は、それぞれが第 2 の凸部 1 5 D B の内側面 1 5 D S S と、当接している。また、カバーガラス 4 0 の底面 4 0 S B は、第 1 の凸部 1 5 D A の上面 1 5 D S A と当接している。

【 0 0 8 8 】

すなわち、透明絶縁層 1 3 B の上面 1 3 S A と、カバーガラス 4 0 の底面 4 0 S B との間には、第 1 の凸部 1 5 D A の厚さと同じ高さの空間がある。言い替えれば、透明絶縁層 1 3 B の上面 1 3 S A とカバーガラス 4 0 の底面 4 0 S B との間の距離は、第 1 の凸部 1 5 D A の厚さにより規定されている。

10

【 0 0 8 9 】

第 1 の凸部 1 5 D A と第 2 の凸部 1 5 D B とは、それぞれがフォトリソ工程（塗布 / 露光 / 現像）で配設される。第 1 の凸部 1 5 D A と第 2 の凸部 1 5 D B とは異なるフォトレジストにより構成されていてもよい。例えば、第 1 の凸部 1 5 D A はネガ型フォトレジストにより配設され、第 2 の凸部 1 5 D B はポジ型レジストにより配設されている。

【 0 0 9 0 】

凸部 1 5 D 1 ~ 1 5 D 4 は、凸部 1 5 C 1 等と同じように、矩形の受光部 1 1 A の 4 つの角のうち少なくとも対向している 2 つの角の周囲にそれぞれ配設されていけばよい。

【 0 0 9 1 】

なお、撮像デバイス 2 D では、透明絶縁層 1 3 B は必須の構成要素ではない。しかし、受光部 1 1 A を保護するために、撮像デバイスは、透明絶縁層 1 3 B を具備することが好ましい。

20

【 0 0 9 2 】

< 第 2 実施形態の変形例 4 >

図 1 5 に示すように、本変形例の撮像デバイス 2 E は、撮像デバイス 2 B と類似しているが、位置決め部材 1 6 E は、第 1 の壁部 1 5 E A と第 2 の壁部 1 5 E B とを含む。透明絶縁層 1 3 B は、位置決め部材 1 6 E には含まれない。

【 0 0 9 3 】

透明絶縁層 1 3 B の上面に配設された第 1 の壁部 1 5 E A と、第 1 の壁部 1 5 E A の上面 1 5 E S A に配設された第 2 の壁部 1 5 E B は、ともに額縁状のフォトレジストパターンである。

30

【 0 0 9 4 】

カバーガラス 4 0 の 4 側面 4 0 S S は、それぞれが第 2 の壁部 1 5 E B の内側面 1 5 E S S と、当接している。一方、カバーガラス 4 0 の底面 4 0 S B は、第 1 の壁部 1 5 E A の上面 1 5 E S A と当接している。

【 0 0 9 5 】

また、透明絶縁層 1 3 B の上面 1 3 S A に、マイクロレンズアレイ 1 9 が配設されている。第 1 の壁部 1 5 E A により、カバーガラス 4 0 の底面 4 0 S B の下には第 1 の壁部 1 5 E A の厚さに相当する高さの空間がある。

40

【 0 0 9 6 】

マイクロレンズアレイ 1 9 の複数のマイクロレンズの配置は受光部 1 1 A の複数の受光セルの配置に対応している。撮像デバイス 2 E は、第 1 の壁部 1 5 E A により、マイクロレンズアレイ 1 9 を配設する空間が担保されている。

【 0 0 9 7 】

< 第 3 実施形態 >

図 1 6 に示すように、本実施形態の内視鏡 9 は、既に説明した撮像デバイス 2、2 A ~ 2 E を具備する。

【 0 0 9 8 】

内視鏡 9 は、撮像デバイス 2 等が先端部 9 A に収容された挿入部 9 B と、挿入部 9 B の

50

基端側に配設された操作部 9 C と、操作部 9 C から延出するユニバーサルコード 9 D と、を具備する。

【 0 0 9 9 】

内視鏡 9 は、信頼性が高く製造が容易な撮像デバイス 2 を挿入部 9 B の先端部 9 A に有するため、信頼性が高く製造が容易である。なお、内視鏡 9 は軟性鏡であるが、硬性鏡でもよい。また、実施形態の内視鏡は、撮像デバイス 2、2 A ~ 2 E を具備するカプセル型でもよいし、医療用内視鏡でも工業用内視鏡でもよい。

【 0 1 0 0 】

本発明は、上述した実施形態および変形例に限定されるものではなく、本発明の要旨を変えない範囲において、種々の変更、改変等が可能である。

10

【 0 1 0 1 】

本出願は、2016年12月28日に出願された国際特許出願 P C T / J P 2 0 1 5 / 0 8 6 5 6 1 号を優先権主張の基礎として出願するものであり、上記の開示内容は、本願明細書、請求の範囲、図面に引用されたものとする。

【 符号の説明 】

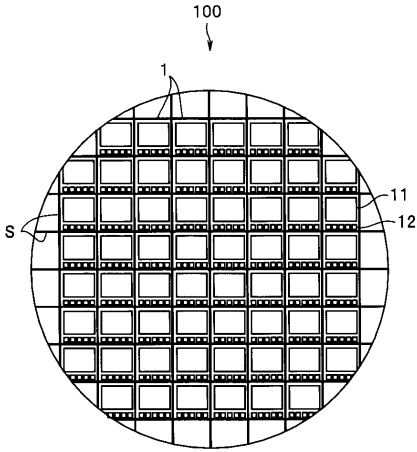
【 0 1 0 2 】

- 1 ... 半導体チップ
- 2、2 A ~ 2 E ... 撮像デバイス
- 9 ... 内視鏡
- 1 0 ... 半導体基板
- 1 0 A ... 撮像素子
- 1 1 ... 素子部
- 1 1 A ... 受光部
- 1 2 ... 電極パッド（接続電極）
- 1 3 ... 絶縁層
- 1 3 A、1 3 B ... 透明絶縁層
- 1 4、1 5 ... 飛散防止部材（位置決め部材）
- 1 4 a ... 底面部
- 1 4 b ... 壁部
- 1 9 ... マイクロレンズアレイ
- 2 0 ... ダイシングブレード
- 3 0、3 1 ... マスク
- 4 0 ... カバーガラス
- 1 0 0 ... 半導体ウエハ
- 1 4 1 ... 感光性樹脂材料

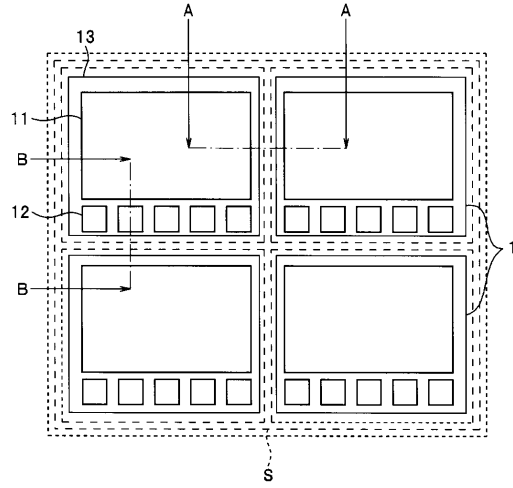
20

30

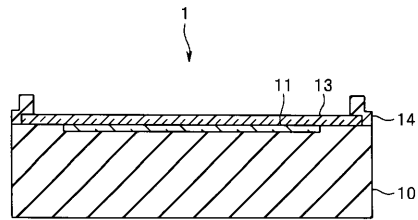
【 図 1 】



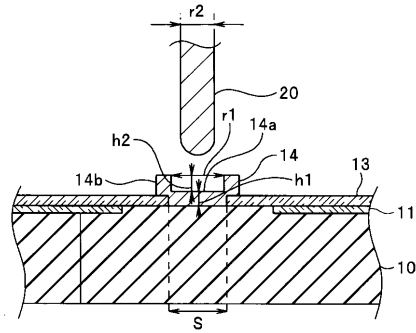
【 図 2 】



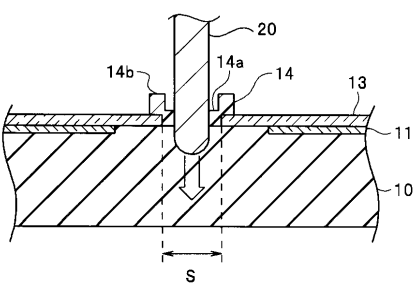
【 図 3 】



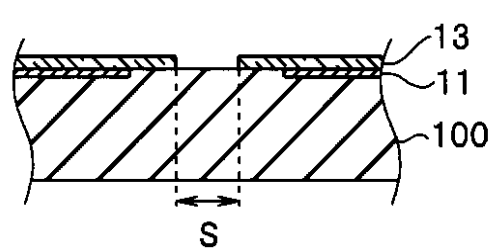
【 図 4 】



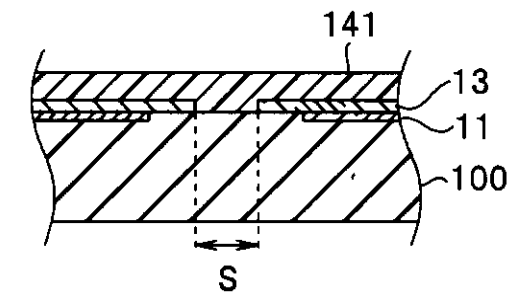
【 図 5 】



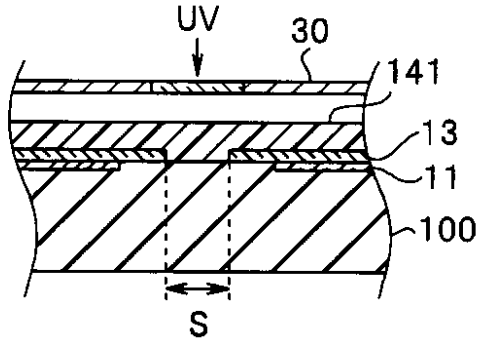
【 図 6 A 】



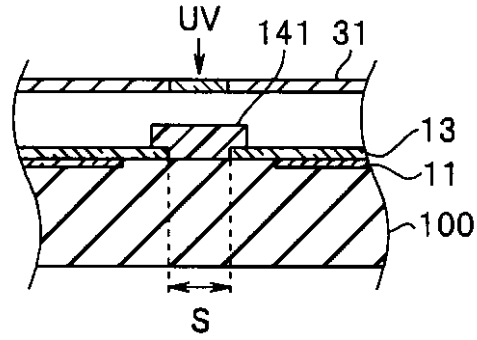
【 図 6 B 】



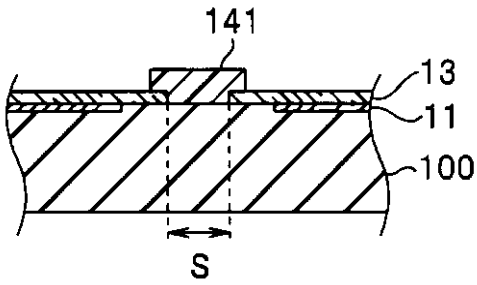
【図 6 C】



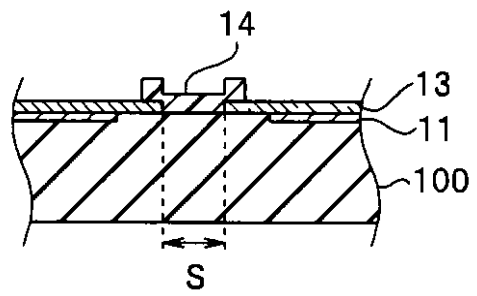
【図 6 E】



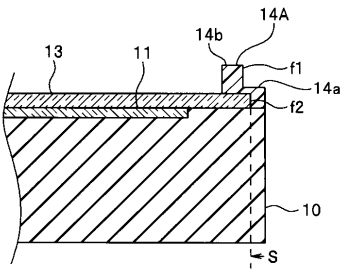
【図 6 D】



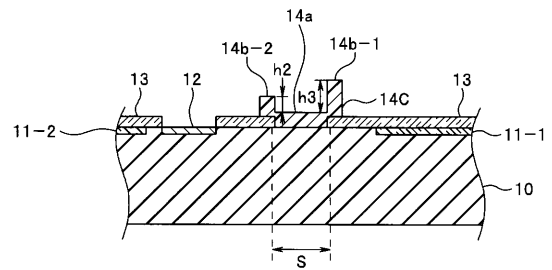
【図 6 F】



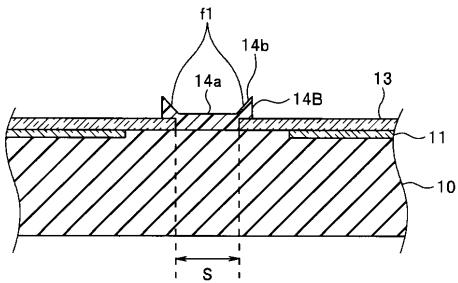
【図 7】



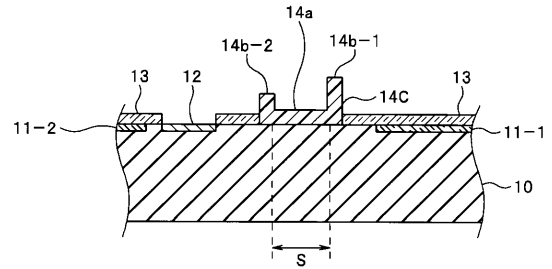
【図 9 A】



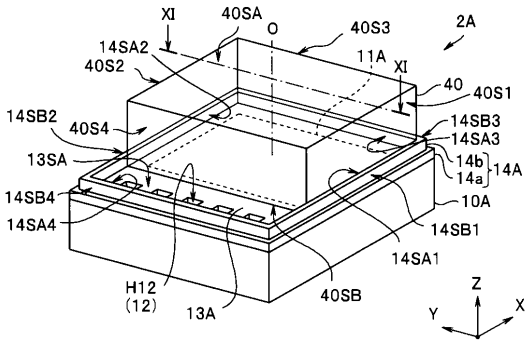
【図 8】



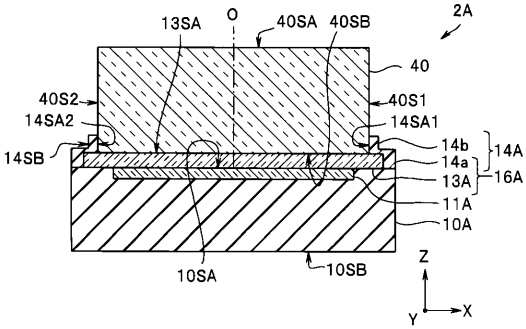
【図 9 B】



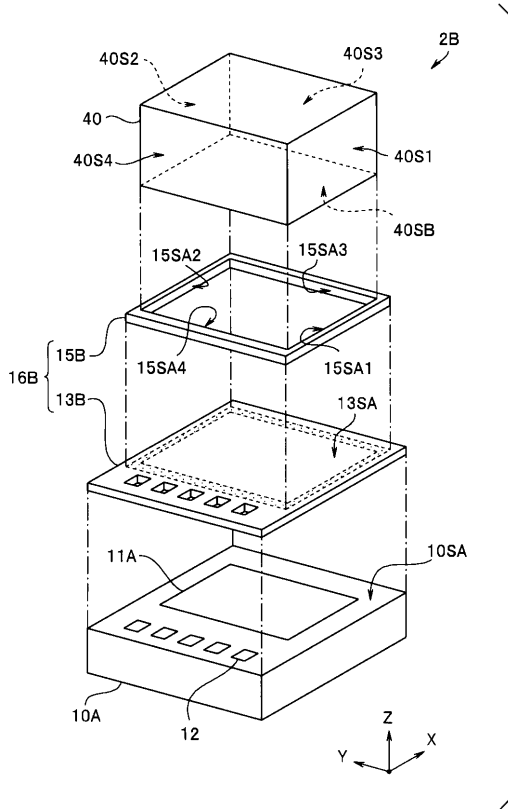
【図 10】



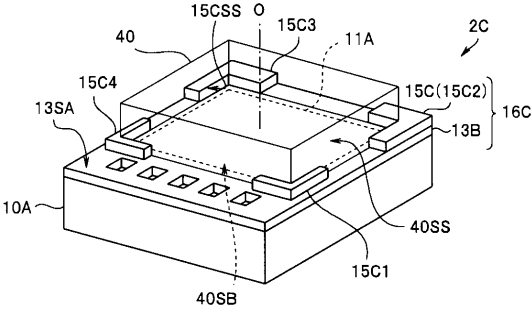
【図 11】



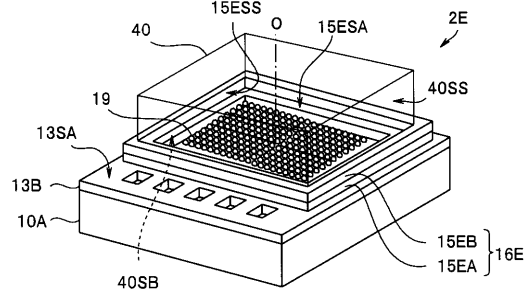
【図 12】



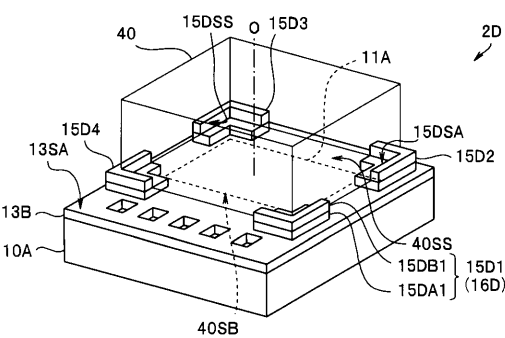
【図 13】



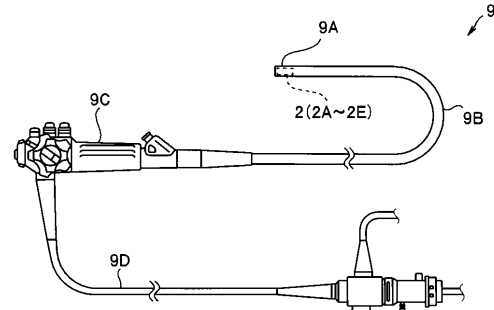
【図 15】



【図 14】



【図 16】



专利名称(译)	半导体芯片，成像装置和内窥镜		
公开(公告)号	JP2017120900A	公开(公告)日	2017-07-06
申请号	JP2016248828	申请日	2016-12-22
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	乾智史		
发明人	乾智史		
IPC分类号	H01L27/14 A61B1/04 H01L21/301		
FI分类号	H01L27/14.D A61B1/04.370 H01L21/78.L A61B1/04.530 H01L27/146.D		
F-TERM分类号	4C161/CC06 4C161/JJ06 4C161/LL01 4C161/PP01 4M118/BA10 4M118/BA14 4M118/CA01 4M118/CA32 4M118/FA06 4M118/GD04 4M118/HA05 4M118/HA30 5F063/AA05 5F063/BA13 5F063/BA34 5F063/CA01 5F063/CA04		
代理人(译)	伊藤 进 长谷川 靖 ShinoUra修		
优先权	PCT/JP2015/086561 2015-12-28 WO		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种半导体芯片1，该半导体芯片1同时实现防止碎裂和减少由于切割碎屑等引起的次品率。[解决方案] 半导体芯片1包括：半导体基板10，在其上形成有元件部11；以及绝缘层13，其层叠在半导体基板10的表面上，在该表面上形成有元件部；以及划线，在该元件部11的周围设置有划线。S的剩余部分设置在划线S的其余部分上，具有底表面部分14a和壁部分14b，并且垂直于划线S的横截面为L形，是防止绝缘散射的构件。进一步提供了图14。[选择图]图3

